

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-259677

(43)Date of publication of application : 22.09.2000

(51)Int.Cl.

G06F 17/50

(21)Application number : 11-057362

(71)Applicant : NEC CORP

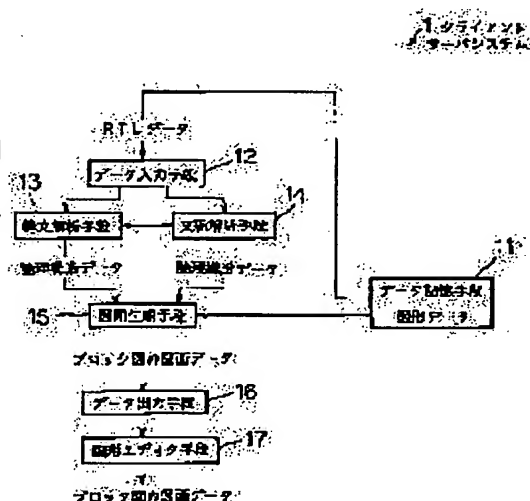
(22)Date of filing : 04.03.1999

(72)Inventor : TANISHITA HISATO

**(54) METHOD AND DEVICE FOR DATA PROCESSING AND INFORMATION STORAGE MEDIUM****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To automatically generate drawing data for a block diagram from RTL data for an integrated circuit device.

**SOLUTION:** In a state that the graphic data of various circuit blocks are registered in a data storage means 11, RTL data inputted to a data input means 12 are analyzed by a syntax analysis means 13 and a context analysis means 14 and logical structure data connecting nodes by edges are generated. Since a drawing generation means 15 generates the drawing data of each block diagram by substituting the graphic data for the nodes of the logical structure data and substituting connection wires for the edges, the block diagram can be automatically generated from the RTL data of the integrated circuit device.

**LEGAL STATUS**

[Date of request for examination] 01.03.2000

[Date of sending the examiner's decision of rejection] 10.04.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-259677  
(P2000-259677A)

(43)公開日 平成12年9月22日(2000.9.22)

(51)Int.Cl.<sup>7</sup>  
G 0 6 F 17/50

識別記号

F I  
G 0 6 F 15/60

テーマコード(参考)  
6 6 0 K 5 B 0 4 6

審査請求 有 請求項の数 6 O L (全 14 頁)

(21)出願番号 特願平11-57362

(22)出願日 平成11年3月4日(1999.3.4)

(71)出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72)発明者 谷下 久斗

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74)代理人 100088328

弁理士 金田 暢之 (外2名)

Fターム(参考) 5B046 AA08 BA10 DA04 DA06 FA12

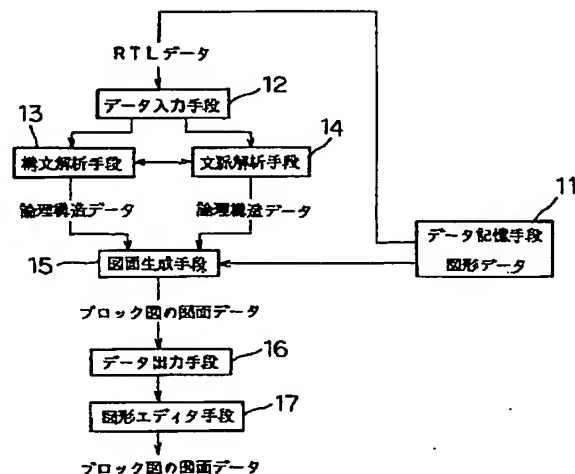
(54)【発明の名称】 データ処理方法および装置、情報記憶媒体

(57)【要約】

【課題】 集積回路装置のRTLデータからブロック図の図面データを自動生成する。

【解決手段】 各種の回路ブロックの図形データがデータ記憶手段11に登録された状態で、データ入力手段12に入力されるRTLデータを構文解析手段13と文脈解析手段14が解析し、ノードがエッジで接続されている論理構造データを生成する。この論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換して図面生成手段15がブロック図の図面データをデータ生成するので、集積回路装置のRTLデータからブロック図が自動生成される。

クライアント  
サーバシステム



## 【特許請求の範囲】

【請求項1】 レジスタ等の各種の回路ブロックの図形データを事前にデータ登録しておき、集積回路装置のRTL(Register Transfer Level)データのデータ入力を受け付け、このデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成するとともに、文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成し、前記論理構造データのノードを前記図形データに置換するとともに前記エッジを接続配線に置換してブロック図の図面データをデータ生成するようにしたデータ処理方法。

【請求項2】 各種の回路ブロックに個々に対応した複数の図形データが事前にデータ登録されているデータ記憶手段と、集積回路装置のRTLデータがデータ入力されるデータ入力手段と、該データ入力手段にデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成する構文解析手段と、前記データ入力手段にデータ入力されたRTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成する文脈解析手段と、前記論理構造データのノードを前記図形データに置換するとともに前記エッジを接続配線に置換してブロック図の図面データをデータ生成する図面生成手段と、を具備しているデータ処理装置。

【請求項3】 前記図面生成手段によりデータ生成された図面データを編集処理する図形エディタ手段も具備している請求項2記載のデータ処理装置。

【請求項4】 前記図面生成手段によりデータ生成された図面データを所定のファイル形式でデータ出力するデータ出力手段も具備している請求項2記載のデータ処理装置。

【請求項5】 前記構文解析手段と前記文脈解析手段とが、前記RTLデータを一文ごとに解析して論理構造データを生成し、前記図面生成手段が、全文の論理構造データが完成すると図面データをデータ生成する請求項2ないし4の何れか記載のデータ処理装置。

【請求項6】 コンピュータが読取自在なソフトウェアが格納されている情報記憶媒体であって、集積回路装置のRTLデータのデータ入力を受け付けること、このデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続さ

れている論理構造データを生成すること、データ入力された前記RTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成すること、事前にデータ保存されているレジスタ等の各種の回路ブロックの図形データを読み出すこと、前記論理構造データのノードを前記図形データに置換するとともに前記エッジを接続配線に置換してブロック図の図面データをデータ生成すること、を前記コンピュータに実行させるためのプログラムが格納されていることを特徴とする情報記憶媒体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、集積回路装置の設計支援などに利用されるデータ処理方法および装置と、このデータ処理装置のデータ処理方法をコンピュータに実行させるためのプログラムが格納されている情報記憶媒体とに関する。

## 【0002】

【従来の技術】現在、IC(Integrated Circuit)などの集積回路装置が各種の電子機器で利用されているが、近年の集積回路装置はULSI(Ultra Large Scale Integration)などのように集積度が向上するとともに構造が複雑化する一方である。このため、今日では集積回路装置の設計をコンピュータシステムで支援することが必須となっており、このようなコンピュータシステムはCAD(Computer Aided Design)システムなどと呼ばれている。

【0003】このCADシステムには、特に回路設計の上流工程を支援できるように構築されたものもあり、このような上流設計支援のCADシステムは、例えば、特開平8-235109号公報、特開平7-217571号公報、特開平6-56952号公報、特開平4-22159号公報、特開平5-216947号公報、特開平2-41572号公報、等に開示されている。

【0004】このような上流設計支援のCADシステムは、

(1)設計する集積回路装置をブロック図で記述するESDA(Electric System Design Automation)ツール等のエディタ機能

(2)シミュレーション用や論理合成用のRTLデータを自動生成する機能

(3)フロアプランと連動して設計の初期段階でもレイアウトの収容性と信号伝達の遅延時間とを見積もる機能を一般的に具備しており、このような機能により回路設計の上流工程を良好に支援することができる。

## 【0005】

【発明が解決しようとする課題】上流設計支援のCADシステムを利用することにより、設計する集積回路装置のブロック図を作成することなどが容易となる。しか

し、上記公報などにも開示されている従来の手法では、RTLデータを自動生成する機能はあるが、ブロック図を自動生成することはできない。

【0006】つまり、RTLデータに対応してブロック図を作成する場合でも、そのブロック図は作業者が手作業で作成することになり、CADシステムは作業者の手作業を支援することしかできない。このため、過去の設計資産としてRTLデータが存在するような場合でも、これを有効に利用してブロック図を作成することが困難である。

【0007】本発明は上述のような課題に鑑みてなされたものであり、RTLデータからブロック図を自動生成できるデータ処理方法および装置、このデータ処理装置のデータ処理方法をコンピュータに実行させるためのプログラムが格納されている情報記憶媒体、を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明のデータ処理装置は、各種の回路ブロックに個々に対応した複数の図形データが事前にデータ登録されているデータ記憶手段と、集積回路装置のRTLデータがデータ入力されるデータ入力手段と、該データ入力手段にデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成する構文解析手段と、前記データ入力手段にデータ入力されたRTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成する文脈解析手段と、前記論理構造データのノードを前記図形データに置換するとともに前記エッジを接続配線に置換してブロック図の図面データをデータ生成する図面生成手段と、を具備している。

【0009】従って、本発明のデータ処理装置によるデータ処理方法では、各種の回路ブロックに個々に対応した複数の図形データがデータ記憶手段に事前にデータ登録されている状態で、集積回路装置のRTLデータがデータ入力手段にデータ入力される。すると、このデータ入力されたRTLデータを構文解析手段が構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成するとともに、データ入力されたRTLデータを文脈解析手段が文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成する。そして、このように生成された論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換して図面生成手段がブロック図の図面データをデータ生成するので、集積回路装置のRTLデータからブロック図の図面データが自動生成されることになる。

【0010】上述のようなデータ処理装置において、前記図面生成手段によりデータ生成された図面データを編集処理する図形エディタ手段も具備していることも可能

である。この場合、図面生成手段によりデータ生成された図面データが図形エディタ手段により編集処理されるので、例えば、自動生成されたブロック図の図面データが作業者の所望により修正される。

【0011】上述のようなデータ処理装置において、前記図面生成手段によりデータ生成された図面データを所定のファイル形式でデータ出力するデータ出力手段も具備していることも可能である。この場合、図面生成手段によりデータ生成された図面データがデータ出力手段により所定のファイル形式でデータ出力されるので、例えば、自動生成されたブロック図の図面データが既存のエディタツールで編集できる形態となる。

【0012】上述のようなデータ処理装置において、前記構文解析手段と前記文脈解析手段とが、前記RTLデータを一文ごとに解析して論理構造データを生成し、前記図面生成手段が、全文の論理構造データが完成すると図面データをデータ生成することも可能である。

【0013】この場合、RTLデータが構文解析手段と文脈解析手段により一文ごとに解析されて論理構造データが生成されるので、RTLデータから適切な論理構造データが生成され、全文の論理構造データが完成すると図面生成手段により図面データがデータ生成されるので、ブロック図の図面データが適切に生成される。

【0014】なお、本発明で云う各種手段は、その機能を実現するように形成されていれば良く、例えば、専用のハードウェア、適正な機能がプログラムにより付与されたコンピュータ、適正なプログラムによりコンピュータの内部に実現された機能、これらの組み合わせ、等を許容する。

【0015】例えば、データ記憶手段とは、必要により図形データが事前にデータ登録されたものであれば良く、RAM(Random Access Memory)、ROM(Read Only Memory)、FD(Floppy Disc)、CD(Compact Disc)-ROM、等の情報記憶媒体の記憶エリアなどを許容する。

【0016】また、データ入力手段とは、各種データの入力を受け付けるものであれば良く、手動操作によるデータ入力を受け付けるキーボード、信号受信によるデータ入力を受け付ける通信I/F(Interface)、FDやCD-ROM等の情報記憶媒体から記録データをデータ読出するドライブデバイス、等を許容する。

【0017】本発明の情報記憶媒体は、コンピュータが読取自在なソフトウェアが格納されている情報記憶媒体であって、集積回路装置のRTLデータのデータ入力を受け付けること、このデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成すること、データ入力された前記RTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成すること、事前にデー

10

20

30

40

50

タ保存されているレジスタ等の各種の回路ブロックの図形データを読み出すこと、前記論理構造データのノードを前記図形データに置換するとともに前記エッジを接続配線に置換してブロック図の図面データをデータ生成すること、を前記コンピュータに実行させるためのプログラムが格納されている。

【0018】従って、本発明の情報記憶媒体に格納されているプログラムをコンピュータに読み取らせて対応する処理動作を実行させると、このコンピュータは、集積回路装置のRTLデータのデータ入力を受け付け、このデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成するとともに、データ入力されたRTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成する。そして、事前にデータ保存されている各種の回路ブロックの図形データを必要により読み出し、論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換してブロック図の図面データをデータ生成するので、集積回路装置のRTLデータからブロック図の図面データが自動生成されることになる。

【0019】なお、本発明で云う情報記憶媒体とは、コンピュータに各種処理を実行させるためのプログラムがソフトウェアとして事前に格納されたものであれば良く、例えば、コンピュータを一部とする装置に固定されているROMやHDD(Hard Disc Drive)、コンピュータを一部とする装置に着脱自在に装填されるCD-ROMやFD、等を許容する。

【0020】また、本発明で云うコンピュータとは、ソフトウェアからなるプログラムを読み取って対応する処理動作を実行できる装置であれば良く、例えば、CPU(Central Processing Unit)を主体として、これにROMやRAMやI/F等の各種デバイスが必要により接続された装置などを許容する。なお、本発明でソフトウェアに対応した各種動作をコンピュータに実行させることは、各種デバイスをコンピュータに動作制御させることなども許容する。

【0021】

【発明の実施の形態】本発明の実施の一形態を図面を参照して以下に説明する。なお、図1は本発明のデータ処理装置の実施の一形態であるクライアントサーバシステムの機能構造を示す模式図、図2はクライアントサーバシステムの下位装置であるワークステーションの物理構造を示すブロック図、図3はクライアントサーバシステムの全体構造を示す模式的なブロック図、図4は各種の回路ブロックの図形データを示す模式図、図5は集積回路装置のRTLデータの記述内容を示す模式図、図6は構文解析による論理構造データの記憶構造を示す模式図、図7は構文解析による論理構造データのデータ関係

を示す模式的なブロック図、図8は文脈解析により補完された論理構造データの記憶構造を示す模式図、図9はデータ生成される図面データを示すブロック図、図10はワークステーションによるデータ処理方法のメインルーチンを示すフローチャート、図11は構文解析のサブルーチンを示すフローチャート、図12は文脈解析のサブルーチンを示すフローチャート、図13は図面データの生成処理のサブルーチンを示すフローチャート、である。

【0022】本発明のデータ処理装置の実施の第一の形態であるクライアントサーバシステム1は、図3に示すように、一個の上位装置であるデータベースサーバ2と、複数の下位装置であるワークステーション3とを具備しており、これらが通信ネットワーク4で接続されている。

【0023】ワークステーション3は、図2に示すように、コンピュータの主体となるハードウェアとしてCPU101を具備しており、このCPU101には、バスライン102により、ROM103、RAM104、HDD105、FD106が装填されるFDD(FD Drive)107、CD-ROM108が装填されるCDドライブ109、キーボード110、マウス111、ディスプレイ112、通信I/F113、等が接続されている。

【0024】この通信I/F113に通信ネットワーク4が接続されており、この通信ネットワーク4にデータベースサーバ2が接続されている。なお、このデータベースサーバ2のハードウェアの構成は、HDD105等の情報記憶媒体が大容量である他はワークステーション3と同等であるため、ここでは同一の名称および符号を使用して詳細な説明は割愛する。

【0025】本実施の形態のデータベースサーバ2およびワークステーション3では、ROM103、RAM104、HDD105、FD106、CD-ROM108等が情報記憶媒体に相当し、これらに各種動作に必要なプログラムやデータがソフトウェアとして記憶されている。例えば、CPU101に各種の処理動作を実行させる制御プログラムは、FD106やCD-ROM108に事前に格納されている。

【0026】このようなソフトウェアはHDD105に事前にインストールされており、データベースサーバ2およびワークステーション3の起動時にRAM104に複写されてCPU101に読み取られる。このようにCPU101が適正なプログラムを読み取って各種の処理動作を実行することにより、本実施の形態のクライアントサーバシステム1には、各種機能により各種手段が論理的に実現されている。

【0027】つまり、図1に示すように、本実施の形態のデータベースサーバ2には、データ記憶手段11、等の各種手段が各種機能として論理的に実現されており、本実施の形態のワークステーション3には、データ入力

手段12、構文解析手段13、文脈解析手段14、図面生成手段15、データ出力手段16、図形エディタ手段17、等の各種手段が各種機能として論理的に実現されている。

【0028】データ記憶手段11は、データベースサーバ2の大容量のHDD105に事前に構築された所定のデータベースや複数のデータファイルに相当し、多数の回路ブロックの図形データと少なくとも一つの集積回路装置のRTLデータとが事前にデータ登録されている。

【0029】多数の図形データは、図4に示すように、セクタやレジスタ等の各種の回路ブロックに個々に対応しているが、回路図用でなくブロック図用に設定されているので各々の形状はブロックであり、各々に入力エッジと出力エッジとを接続可能な領域が設定されている。

【0030】より具体的には、図形データは論理的情報と図形的情報とを各々具備しており、論理的情報は“アンドゲート、オアゲート、選択回路、フリップフロップ回路、…”のような回路種別の識別データなどからなり、図形的情報は“全長、全幅、入力エッジ座標、出力エッジ座標、…”のようにブロック図の表記に必要な各種情報からなる。

【0031】RTLデータは、図5に示すように、開発する集積回路装置のレジスタトランスフェレレベルの各種動作が配列変数などで事前に記述されたアルゴリズム的なプログラムリストであり、作業者の手作業によりハードウェアを考慮することなくCPU101が編集可能なC言語などで記述されている。

【0032】本実施の形態のクライアントサーバシステム1では、上述のように予備設計されたRTLデータもデータベースサーバ2のデータ記憶手段11に事前にデータ登録されており、作業者の所望によりワークステーション3までデータ読出される。

【0033】上述したデータ記憶手段11はデータベースサーバ2に実現されているが、以下の各種手段12～17は何れもワークステーション3に実現されており、そのRAM104等を実装されている制御プログラムに対応したCPU101の所定処理に相当する。

【0034】データ入力手段12は、例えば、ワークステーション3のCPU101が通信I/F113を介してデータベースサーバ2の大容量のHDD105から所望の登録データを読み出すことに相当し、集積回路装置のRTLデータをデータ入力する。

【0035】構文解析手段13は、図6に示すように、データ入力手段12にデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成し、文脈解析手段14は、図8に示すように、RTLデータを文脈解析して同様な論理構造データを生成する。

【0036】なお、構文解析手段13と文脈解析手段1

4とは、RTLデータを一文ずつ読み出して解析処理を実行するように設定されており、この構文解析手段13と文脈解析手段14とは、実際には相互に関連しながらRTLデータの一文ごとに解析処理を実行順次して一つの論理構造データを生成する。つまり、構文解析による論理構造データと文脈解析による論理構造データとは本質的に同一であり、構文解析による図6の論理構造データに文脈解析による論理構造データを追加することで図8の論理構造データが生成される。

【0037】図面生成手段15は、論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換し、ブロック図の図面データをデータ生成する。より詳細には、構文解析手段13と文脈解析手段14とはRTLデータを一文ずつ解析処理して論理構造データを生成するので、RTLデータの全文から論理構造データが生成されると図面生成手段15はデータ記憶手段11から図形データを適宜読み出して一つの図面データを生成する。

【0038】データ出力手段16は、図面生成手段15によりデータ生成された図面データのファイル形式を所定形式に変換して図形エディタ手段17にデータ出力し、この図形エディタ手段17は、データ出力手段16からデータ入力された図面データをキーボード110の入力データなどに対応して編集処理する。

【0039】なお、図形エディタ手段17は、RAM104等に応用アプリケーションソフトとして事前に実装されているESDA等の既存のエディタソフトに対応したCPU101の処理動作に相当しており、データ出力手段16は、このエディタソフトに適合した所定形式に図面データのファイル形式を変換する。

【0040】上述のような各種手段は、必要によりキーボード110やディスプレイ112等のハードウェアを利用して実現されるが、その主体はRAM104等の情報記憶媒体に格納されたソフトウェアに対応して、ハードウェアからなるコンピュータであるCPU101が動作することにより実現されている。

【0041】例えば、ワークステーション3のソフトウェアは、通信I/F113を介してデータベースサーバ2からRTLデータを読み出すこと、この読み出されたRTLデータを構文解析および文脈解析して論理構造データを生成すること、データベースサーバ2から図形データを適宜読み出して論理構造データのノードを置換するとともにエッジを接続配線に置換してブロック図の図面データをデータ生成すること、このデータ生成された図面データのファイル形式を所定形式に変換すること、このファイル形式が変換された図面データを編集処理すること、等の処理動作をCPU101等に行わせるための制御プログラムとしてRAM104等の情報記憶媒体に格納されている。

【0042】上述のような構成において、本実施の形態

のクライアントサーバシステム1によるデータ処理方法を以下に説明する。まず、本実施の形態のクライアントサーバシステム1は、集積回路装置の開発に利用できるように構築されており、データベースサーバ2の大容量のHDD105には、図4に示すように、各種の集積回路装置の開発で共通に利用される多数の回路ブロックの図形データが事前にデータ登録されている。

【0043】そして、図5に示すように、予備設計された集積回路装置のRTLデータも、データベースサーバ2の大容量のHDD105にデータ登録されており、ワークステーション3の作業者は所望により集積回路装置のRTLデータを読み出してブロック図を作成することができる。

【0044】その場合、作業者がワークステーション3に所定の操作を実行すると、図10に示すように、そのワークステーション3はデータベースサーバ2にアクセスして所望のRTLデータをデータ入力し(ステップS1)、このデータ入力したRTLデータをHDD105等で一時保存する(ステップS2)。

【0045】つぎに、この一時保存されたRTLデータが一文ずつ読み出されて構文解析されるとともに文脈解析され(ステップS4、S5)、図6および図8に示すように、オペレータやオペランドに対応したノードがエッジで接続されている論理構造データとともに、順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データが生成される。

【0046】その場合、図11に示すように、構文解析ではRTLデータの一文からオペレータやオペランドに対応したノードが検出されてデータ登録され(ステップT1、T2)、そのノードを接続するエッジが発生されてデータ登録される(ステップT3、T4)。

【0047】より具体的には、図5に例示したRTLデータの場合、2行目から8行目の“input, output, reg, wire”等の信号の宣言文からは、“CLK, RST, …, LD, EN”なる八つの信号ノードが検出され、図6(a)に例示するようなノードテーブルにデータ登録される。

【0048】また、10行目の代入文からは9番の文ノード“setence1”が発生されてノードテーブルにデータ登録され、これと1番2番のノード“CLK, RST”とを接続する1番2番のエッジが発生されて同図(b)に例示するようなエッジテーブルにデータ登録される。

【0049】同様に、RTLデータの13行目から26行目の“always”文からは11番の文ノード“setence3”と信号ノード“CLK, RST, LD, INDATA, EN, UP, RESULT”とが発生されてノードテーブルにデータ登録され、これらの信号ノード“CLK, …, RESULT”と文ノード“setence3”とを接続する5番から11番のエッジが発生されてエッジテーブルにデータ登録される。

【0050】なお、ノードデータの“属性”とは、そのノードの種別を示すものであり、例えば、入力信号は

“input”、出力信号は“output”、レジスタは“reg”、セレクトは“sel”、加算器は“add”、減算器は“sub”、“wire”宣言された信号は“wire”、文は“module”、等として表記されている。

【0051】また、ノードデータの“入力/出力ピン数”とは、そのノードの回路ブロックが具備している入力/出力のピンの個数であり、例えば、11番の文ノード“setence3”は、入力ピンが“CLK, RST, LD, INDATA, EN, UP”の6個で出力ピンが“RESULT”の1個である。

【0052】また、ノードデータの“レベル”とは、出力側で最終段のノードからの段数を示す数値である。例えば、最終段のノード“RESULT”のレベルは“0”であり、これからn段だけ前段のノードのレベルは“n”である。

【0053】一方、エッジデータの“始点/終点側ピン番号”とは、そのエッジが接続されている始点/終点側のノードのピン番号である。例えば、図6(b)のエッジテーブルで10番のエッジは、同図(a)のノードテーブルの3番ノード“up”の出力側の第1ピンと11番ノード“setence3”の第6ピンとを接続する。

【0054】なお、上述のように構文解析で生成されるノードとエッジとの関係をブロック図のように二次元的に表記すると、図7に示すようになる。なお、この図面はRTLデータの構文解析により生成される論理構造データでのノードとエッジとの関係を明確とするために例示したものであり、このような図面データをワークステーション3が生成するわけではない。

【0055】上述のようにRTLデータの一文が構文解析されて論理構造データが生成されると(ステップS4)、その一文が文脈解析されて論理構造データが生成される(ステップS5)。なお、ここでは便宜的に構文解析と文脈解析とが順番に実行されるものとして説明しているが、これらの解析処理は実際には相互に関連しながら同時に実行される。

【0056】RTLデータの一文が文脈解析される場合、図12に示すように、順序回路がパターン検索され(ステップE1)、これで検索された順序回路のノードデータが発生される。このノードデータが図6(a)のノードテーブルに追加されることで、図8(a)のようなノードテーブルが生成される(ステップE2、E3)。なお、順序回路はレジスタに相当するもので、例えば、図5に例示したRTLデータでは13行目の“always”文がレジスタとしてパターン検索される。

【0057】同様に、機能回路もパターン検索され(ステップE4)、これで検索された機能回路のノードデータが発生されてノードテーブルにデータ登録される(ステップE5、E6)。機能回路はセレクトや演算器に相当するもので、例えば、図5に例示したRTLデータでは、14、17、20、21行目の“if”文がセレクト



としてパターン検索され、22行目の“+1”が加算器としてパターン検索され、24行目の“-1”が減算器としてパターン検索される。

【0058】RTLデータの14行目の“if”文に注目すると、その条件の信号“RST”が真(=1)のときには15行目の“RESULT”に“0”がセットされ、信号“RST”が偽(≠1)のときには17行目の“else…”以降の動作が実行される。このため、RTLデータの14行目から17行目の“if”文は、信号“RST”により制御されるセクタに相当し、これは図8(a)のノードテーブルに8番のセクタのノードデータとしてデータ登録される。

【0059】上述のように順序回路や機能回路に対応したノードが発生されると(ステップE1～E6)、これらのノードに対応したエッジが発生されてエッジテーブルにデータ登録されることで(ステップE7、E8)、RTLデータの文脈解析による論理構造データの生成が完了する。

【0060】例えば、図5に例示したRTLデータが文脈解析される場合、図6(a)(b)に例示したテーブルにノードとエッジとが追加されて図8(a)(b)のテーブルが生成される。より具体的には、図5のRTLデータの13行目の“always”文から図8(a)のノードテーブルの7番のレジスタノード、14、17、20、21行目の“if”文から8、9、10、11番のセクタノード、22行目の“+1”から12番の加算器ノード、23行目の“-1”から13番の減算器ノード、が発生される。

【0061】さらに、構文解析の場合と同様に文脈解析でも各種の信号ノード“CLK、RST、LD、INDATA、EN、U、P、RESULT”等が発生されるので、このような各種のノードを接続するエッジも発生されて同図(b)のエッジテーブルにデータ登録される。

【0062】このようにRTLデータの一文で構文解析と文脈解析とが完了すると(ステップS4、S5)、図10に示すように、次の一文の有無が判断され(ステップS6)、RTLデータの全文から論理構造データが生成される(ステップS3～S6)。

【0063】このようにRTLデータの全文から論理構造データが生成されると、この論理構造データのノードが対応する図形データに置換されるとともに、エッジが接続配線に置換され、集積回路装置のブロック図の図面データが生成される(ステップS7)。

【0064】より具体的には、集積回路装置は入力が多数で出力が一個の構造が一般的なので、図13に示すように、ここでは最後のノードがノードテーブルから最初に選択され(ステップP1)、このノードデータに対応した図形データがデータベースサーバ2からデータ読出される(ステップP2)。

【0065】例えば、図8に例示した論理構造データの

場合、14番の“RESULT”が最後のノードとして選択され、図4(c)に示すように、これに対応した図形データとして入力エッジと出力エッジとが一個ずつの“その他のモジュール”が読み出される。

【0066】つぎに、この図形データの図面データにおける位置座標が、その外形や入力/出力エッジの位置などを考慮した既存のアルゴリズムにより決定され(ステップP3)、この決定された図面データの位置座標に図形データが配置される(ステップS4)。例えば、前述した集積回路装置の唯一の出力と予想される“RESULT”の図形データの場合、図9に示すように、X方向では略中央でY方向では最下層となる原点(0、0)の位置に配置される。

【0067】つぎに、このように配置されたノードの前段に接続されているノードがエッジテーブルを参照して検出され(ステップP5)、この検出されたノードがノードテーブルから読み出され(ステップP6)、このノードで上述の処理が繰り返される(ステップP2～5)。

【0068】例えば、前述した“RESULT”のノードの入力には13番のエッジが接続されているので、これが出力に接続されている7番の“req\_RESULT”が前段のノードとして検出される。図4(b)に示すように、これに対応した図形データとしては“レジスタ”が読み出され、図9に示すように、“RESULT”に対してX方向が同一でY方向が“+”の位置に配置される。

【0069】つまり、一個のノードの前段に一個のノードが存在する場合には、この新規のノードはレベルに対応したY座標に配置される。ただし、一個のノードの前段に複数のノードが存在する場合には、そのX座標は同一レベルのノードの個数に対応してX方向に分散される。

【0070】上述のような処理(ステップP1～P6)により全部のノードが図形データに置換されて配置されると、エッジテーブルからエッジデータが順番に読み出され(ステップP7、P9)、そのエッジが接続配線に各々置換される(ステップP8)。

【0071】これで配置された回路ブロックの図形データが接続配線により結線されるので、図9に示すように、ブロック図の図面データがデータ生成されることになる。このように図面データの生成が完了すると(ステップS7)、図10に示すように、その図面データのファイル形式が既存のエディタツールに対応した所定形式に変換され(ステップS8)、そのエディタツールの作業領域にデータ出力される(ステップS9)。

【0072】本実施の形態のクライアントサーバシステム1は、上述のように回路ブロックの図形データをデータ登録した状態で、所望の集積回路装置のRTLデータをデータ入力すると、図9に示すように、このRTLデータに対応したブロック図の図面データを自動生成することができる。このため、作業者がRTLデータを手作



業で解析してブロック図の図面データを生成する必要がなく、集積回路装置のブロック図を作成する作業の負担を軽減することができる。

【0073】ただし、このような機械的な自動生成では、ブロック図が最良の形態に生成されないこともある。しかし、本実施の形態のクライアントサーバシステム1では、既存のエディタツールも事前に実装されており、このエディタツールで編集できるファイル形式にブロック図が自動変換されるので、自動生成されたブロック図を所望により迅速かつ簡易に修正することもできる。

【0074】なお、本発明は上記形態に限定されるものではなく、その要旨を逸脱しない範囲で各種の変形を許容する。例えば、上記形態では全部のノードを回路ブロックの図形データに置換して配置してから全部のエッジデータを接続配線に置換することを例示したが、一対の回路ブロックの図形データを配置することに接続配線で結線することも可能である。

【0075】また、上記形態では一個のデータベースサーバ2と複数のワークステーション3からなるクライアントサーバシステム1を本発明のデータ処理装置として例示したが、このようなデータ処理装置をスタンドアロンの一個のコンピュータ装置とすることも可能である。

【0076】さらに、上記形態ではRAM104等にソフトウェアとして格納されている制御プログラムに従ってCPU101が動作することにより、データベースサーバ2やワークステーション3の各種機能として各種手段が論理的に実現されることを例示した。しかし、このような各種手段の各々を固有のハードウェアとして形成することも可能であり、一部をソフトウェアとしてRAM104等に格納するとともに一部をハードウェアとして形成することも可能である。

【0077】また、上記形態ではCD-ROM108等からHDD105に事前にインストールされているソフトウェアがデータベースサーバ2の起動時にRAM104に複写され、このようにRAM104に格納されたソフトウェアをCPU101が読み取ることを想定したが、このようなソフトウェアをHDD105に格納したままCPU101に利用させることや、ROM103に事前に固定的に格納しておくことも可能である。

【0078】さらに、単体で取り扱える情報記憶媒体であるFD106やCD-ROM108にソフトウェアを格納しておき、このFD106等からHDD105やRAM104にソフトウェアをインストールすることも可能であるが、このようなインストールを実行することなくFD106等からCPU101がソフトウェアを直接に読み取って処理動作を実行することも可能である。

【0079】つまり、本発明のワークステーション3等の各種手段をソフトウェアにより実現する場合、そのソフトウェアはCPU101が読み取って対応する動作を

実行できる状態に有れば良い。また、上述のような各種手段を実現する制御プログラムを、複数のソフトウェアの組み合わせで形成することも可能であり、その場合、単体の製品となる情報記憶媒体には、本発明のワークステーション3等を実現するための必要最小限のソフトウェアのみを格納しておけば良い。

【0080】例えば、既存のオペレーティングシステムが実装されているワークステーション3等に、CD-ROM108等の情報記憶媒体によりアプリケーションソフトを提供するような場合、本発明のワークステーション3等の各種手段を実現するソフトウェアは、アプリケーションソフトとオペレーティングシステムとの組み合わせで実現されるので、オペレーティングシステムに依存する部分のソフトウェアは情報記憶媒体のアプリケーションソフトから省略することができる。

【0081】

【発明の効果】本発明は以上説明したように構成されているので、以下に記載するような効果を奏する。

【0082】本発明のデータ処理装置によるデータ処理方法では、各種の回路ブロックに個々に対応した複数の図形データがデータ記憶手段に事前にデータ登録されている状態で、集積回路装置のRTLデータがデータ入力手段にデータ入力されると、このデータ入力されたRTLデータを構文解析手段が構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成するとともに、データ入力されたRTLデータを文脈解析手段が文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成し、このように生成された論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換して図面生成手段がブロック図の図面データをデータ生成することにより、集積回路装置のRTLデータからブロック図の図面データを自動生成することができ、RTLデータからブロック図を作成する作業者の負担を軽減することができる。

【0083】また、上述のようなデータ処理装置において、図面生成手段によりデータ生成された図面データが図形エディタ手段により編集処理されることにより、自動生成されたブロック図の図面データの形態が最良でなくとも、これを作業者の所望により簡単かつ迅速に修正することができる。

【0084】また、図面生成手段によりデータ生成された図面データがデータ出力手段により所定のファイル形式でデータ出力されることにより、例えば、自動生成されたブロック図の図面データを既存のエディタツールで簡単かつ迅速に編集するようなことができる。

【0085】また、RTLデータが構文解析手段と文脈解析手段により一文ごとに解析されて論理構造データが生成され、全文の論理構造データが完成すると図面生成手段により図面データがデータ生成されことにより、R

RTLデータから論理構造データを適切な形態に生成することができ、この論理構造データからブロック図の図面データを適切な形態に生成することができる。

【0086】本発明の情報記憶媒体に格納されているプログラムをコンピュータに読み取らせて対応する処理動作を実行させると、このコンピュータは、集積回路装置のRTLデータのデータ入力を受け付け、このデータ入力されたRTLデータを構文解析してオペレータやオペランドに対応したノードがエッジで接続されている論理構造データを生成するとともに、データ入力されたRTLデータを文脈解析して順序回路と機能回路とに対応したノードがエッジで接続されている論理構造データを生成し、事前にデータ保存されている各種の回路ブロックの図形データを必要により読み出し、論理構造データのノードを図形データに置換するとともにエッジを接続配線に置換してブロック図の図面データをデータ生成することにより、集積回路装置のRTLデータからブロック図の図面データを自動生成することができ、RTLデータからブロック図を作成する作業者の負担を軽減することができる。

【図面の簡単な説明】

【図1】本発明のデータ処理装置の実施の一形態であるクライアントサーバシステムの機能構造を示す模式図である。

【図2】クライアントサーバシステムの一部であるワークステーションの物理構造を示すブロック図である。

【図3】クライアントサーバシステムの全体構造を示す模式的なブロック図である。

【図4】各種の回路ブロックの図形データを示す模式図である。

【図5】集積回路装置のRTLデータの記述内容を示す模式図である。

【図6】構文解析による論理構造データの記憶構造を示す\*

\*す模式図である。

【図7】構文解析による論理構造データのデータ関係を示す模式的なブロック図である。

【図8】文脈解析による論理構造データの記憶構造を示す模式図である。

【図9】データ生成された図面データを示すブロック図である。

【図10】ワークステーションによるデータ処理方法のメインルーチンを示すフローチャートである。

10 【図11】構文解析のサブルーチンを示すフローチャートである。

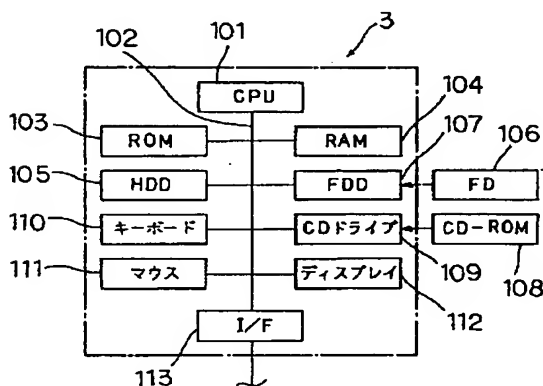
【図12】文脈解析のサブルーチンを示すフローチャートである。

【図13】図面データの生成処理のサブルーチンを示すフローチャートである。

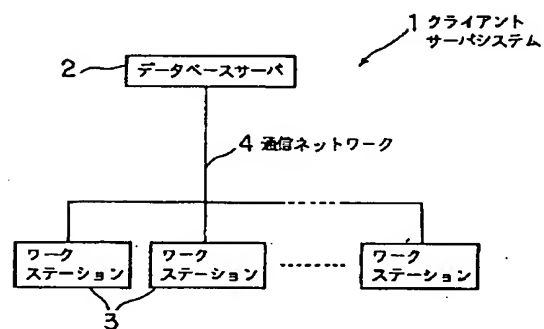
【符号の説明】

- |     |                         |
|-----|-------------------------|
| 1   | データ処理装置であるクライアントサーバシステム |
| 2   | データベースサーバ               |
| 3   | ワークステーション               |
| 11  | データ記憶手段                 |
| 12  | データ入力手段                 |
| 13  | 構文解析手段                  |
| 14  | 文脈解析手段                  |
| 15  | 図面生成手段                  |
| 16  | データ出力手段                 |
| 17  | 図形エディタ手段                |
| 101 | コンピュータの主体であるCPU         |
| 103 | 情報記憶媒体であるROM            |
| 104 | 情報記憶媒体であるRAM            |
| 105 | 情報記憶媒体であるHDD            |
| 106 | 情報記憶媒体であるFD             |
| 108 | 情報記憶媒体であるCD-ROM         |

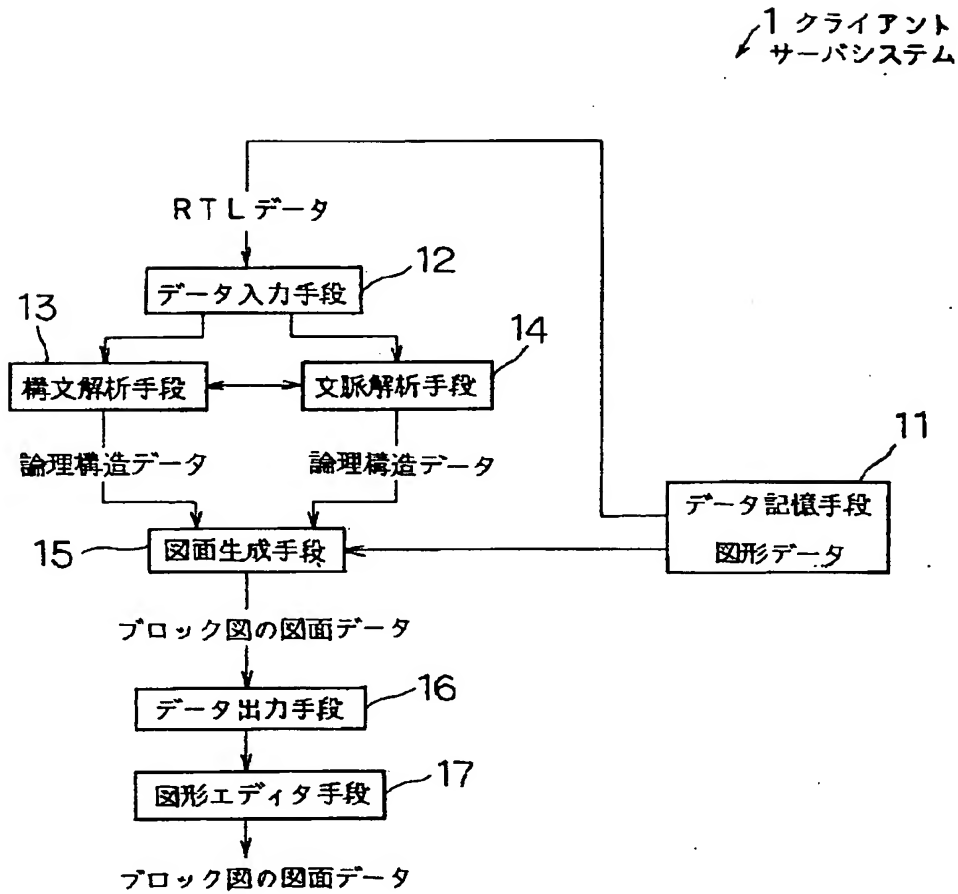
【図2】



【図3】



【図1】



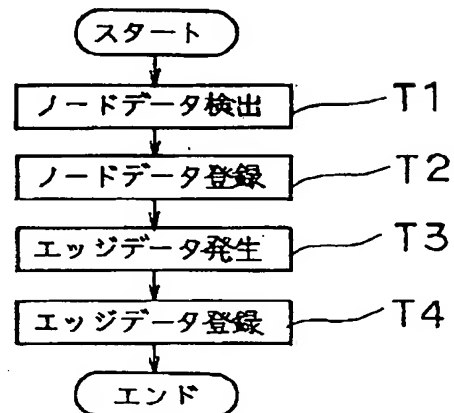
【図5】

```

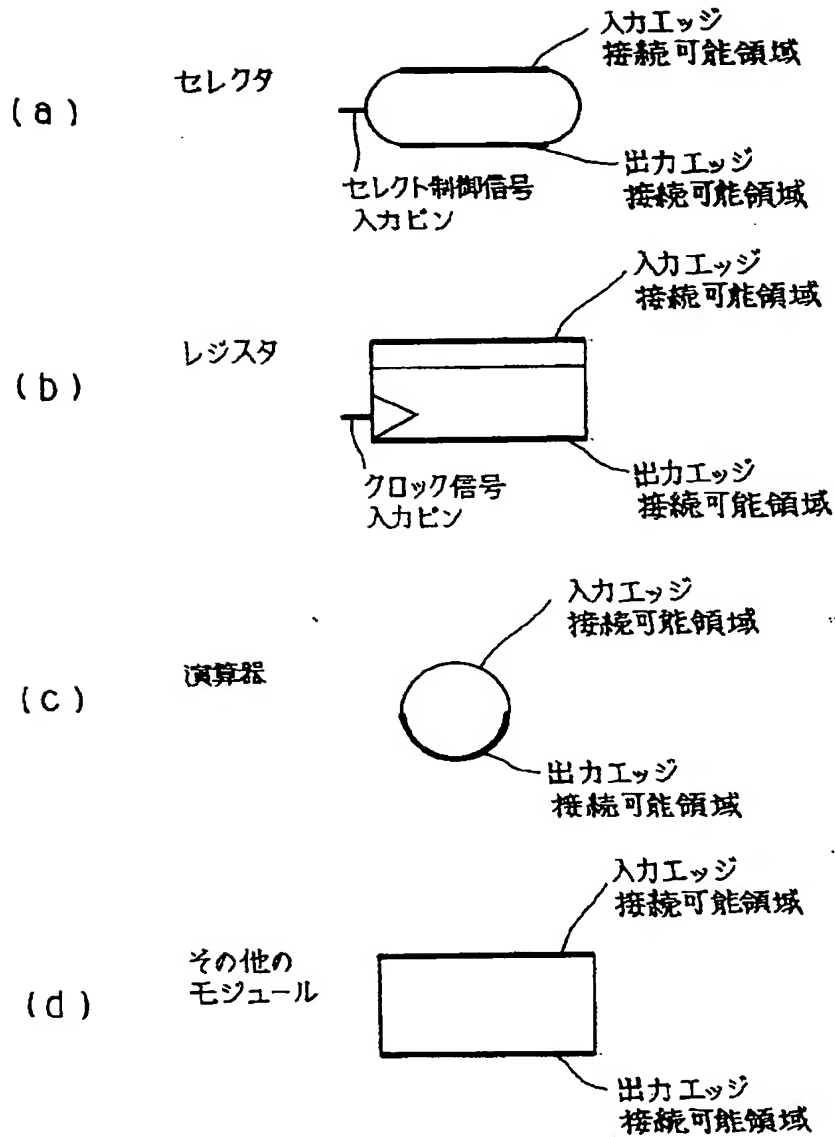
1 module CNT10 (CLK, RST, UP, CTL, INDATA, RESULT):
2   input  CLK, RST, UP;
3   input  [3:0] INDATA;
4   input  [1:0] CTL;
5   output [3:0] RESULT;
6
7   reg [3:0] RESULT;
8   wire LD, EN;
9
10  assign LD = CTL[0] & CTL[1];
11  assign EN = CTL[0] | CTL[1];
12
13  always @ (posedge CLK) begin
14    if (RST)
15      RESULT <= 0;
16
17    else if (LD)
18      RESULT <= INDATA;
19
20    else if (EN) begin
21      if (UP)
22        RESULT <= RESULT + 1;
23      else
24        RESULT <= RESULT - 1;
25    end
26  end
27 endmodule

```

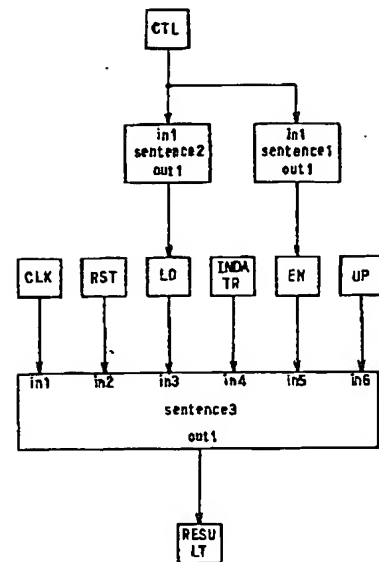
【図11】



【図4】



【図7】



【図6】

ノードデータのテーブル構造

(a)

番号	ノード名	ノード属性	入力ピン数	出力ピン数	レベル
1	CLK	input	0	1	2
2	RST	input	0	1	2
3	UP	input	0	1	2
4	CTL	input	0	1	4
5	INDATA	input	0	1	2
6	RESULT	output	1	0	0
7	LD	wire	1	1	2
8	EN	wire	1	1	2
9	sentence1	module	1	1	3
10	sentence2	module	1	1	3
11	sentence3	module	6	1	1

エッジデータのテーブル構造

(b)

番号	始点側ノード番号	始点側ピン番号	終点側ノード番号	終点側ピン番号
1	4	out1	9	in1
2	9	out1	8	in1
3	4	out1	10	in1
4	10	out1	7	in1
5	1	out1	11	in1
6	2	out1	11	in2
7	7	out1	11	in3
8	5	out1	11	in4
9	8	out1	11	in5
10	3	out1	11	in6
11	11	out1	6	in1

【図8】

ノードデータのテーブル構造

(a)

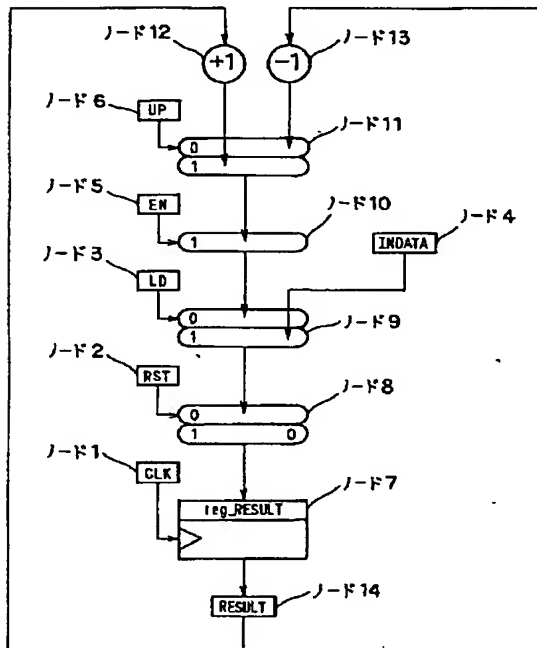
番号	ノード名	ノード属性	入力ピン数	出力ピン数	レベル
1	CLK	input	0	1	2
2	RST	input	0	1	3
3	LD	input	0	1	4
4	INDATA	input	0	1	4
5	EN	input	0	1	5
6	UP	input	0	1	6
7	reg_RESULT	reg	2	1	1
8	sel_RST	sel	3	1	2
9	sel_LD	sel	3	1	3
10	sel_EN	sel	2	1	4
11	sel_UP	sel	3	1	5
12	add_1	add	1	1	6
13	sub_1	sub	1	1	6
14	RESULT	output	1	1	0

エッジデータのテーブル構造

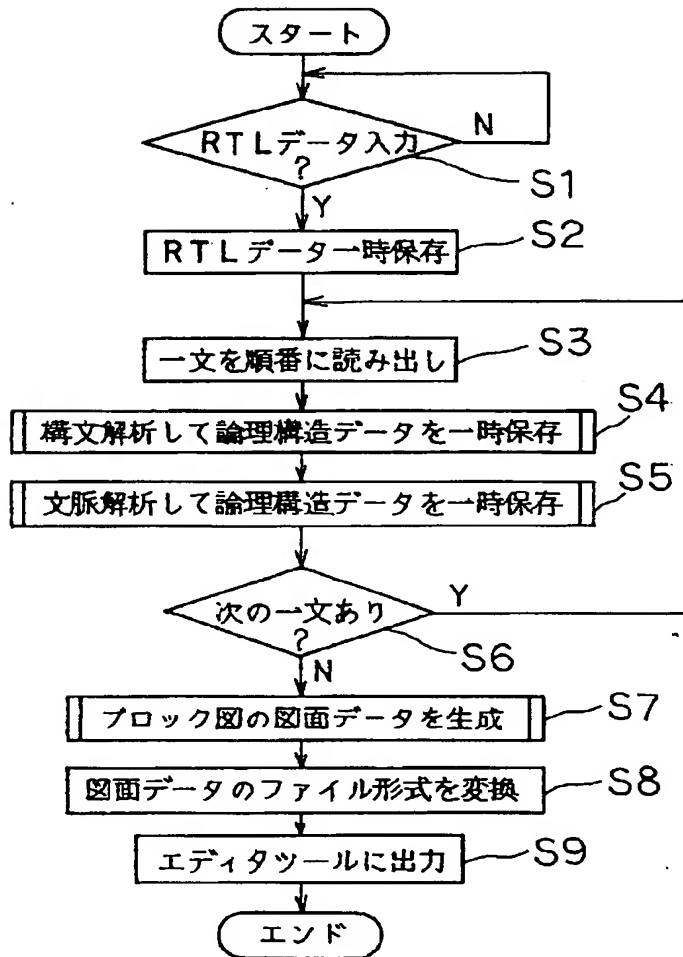
(b)

番号	始点側ノード番号	始点側ピン番号	終点側ノード番号	終点側ピン番号
1	1	out1	7	in1
2	8	out1	7	in1
3	2	out1	8	in1
4	9	out1	8	in1
5	3	out1	9	in1
6	10	out1	9	in1
7	4	out1	9	in2
8	5	out1	10	in1
9	11	out1	10	in1
10	6	out1	11	in1
11	12	out1	11	in1
12	13	out1	11	in2
13	7	out1	14	in1
14	14	out1	12	in1
15	14	out1	13	in1

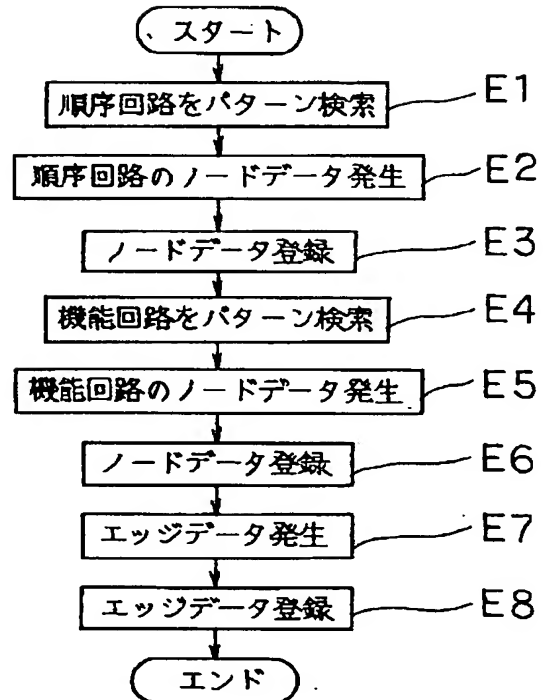
【図9】



【図10】



【図12】



【図13】

